

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月27日

出 願 番 号

Application Number:

特願2001-052230

[ST.10/C]:

[JP2001-052230]

出 願 人

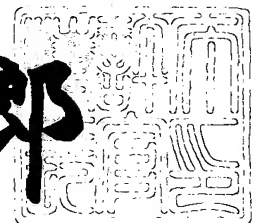
Applicant(s):

株式会社アドバンテスト

2003年 6月23日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3049314

【書類名】 特許願

【整理番号】 10046

【提出日】 平成13年 2月27日

【あて先】 特許庁長官 殿

【国際特許分類】 G01R

【発明の名称】 伝播遅延時間測定方法及び試験装置

【請求項の数】 7

【発明者】

 【住所又は居所】 東京都練馬区旭町1丁目32番1号株式会社アドバンテスト内

 【氏名】 東出 浩一

【発明者】

 【住所又は居所】 東京都練馬区旭町1丁目32番1号株式会社アドバンテスト内

 【氏名】 石垣 幸男

【特許出願人】

 【識別番号】 390005175

 【氏名又は名称】 株式会社アドバンテスト

【代理人】

 【識別番号】 100104156

 【弁理士】

 【氏名又は名称】 龍華 明裕

 【電話番号】 (03)5366-7377

【手数料の表示】

 【予納台帳番号】 053394

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 伝播遅延時間測定方法及び試験装置

【特許請求の範囲】

【請求項 1】 直列に接続された第 1 配線と第 2 配線とを介して、ドライバ及びコンパレータが被試験半導体装置に電氣的に接続される半導体試験装置において、前記第 2 配線を伝播する試験信号の伝播遅延時間を測定する伝播遅延時間測定方法であって、

前記第 1 配線の一端を前記ドライバ及び前記コンパレータに接続し、前記第 1 配線他端を接地する第 1 接地段階と、

前記ドライバから、接地された前記第 1 配線に試験信号を出力する第 1 出力段階と、

前記第 1 配線の前記他端において反射された前記試験信号である第 1 反射信号を、前記コンパレータにより取得する第 1 反射信号取得段階と、

前記コンパレータが取得した前記第 1 反射信号が所定のレベルになるタイミングである第 1 タイミングを検出する第 1 タイミング検出段階と、

前記第 2 配線の一端を前記第 1 配線他端に接続し、前記第 2 配線他端を接地する第 2 接地段階と、

前記ドライバから、接地された前記第 2 配線に前記試験信号を出力する第 2 出力段階と、

前記第 2 配線の前記他端において反射された前記試験信号である第 2 反射信号を、前記コンパレータにより取得する第 2 反射信号取得段階と、

前記コンパレータが取得した前記第 2 反射信号が前記所定のレベルになるタイミングである第 2 タイミングを検出する第 2 タイミング検出段階と、

前記ドライバが前記試験信号を出力したタイミングに応じた基準タイミングと、前記第 1 タイミング及び前記第 2 タイミングとに基づいて、前記第 2 配線における前記伝播遅延時間を算出する遅延時間算出段階と
を備えることを特徴とする伝播遅延時間測定方法。

【請求項 2】 前記第 1 タイミング検出段階は、前記第 1 反射信号の立ち上がり前記所定のレベルになる前記第 1 タイミングを検出する段階を有し、

前記第 2 タイミング検出段階は、前記第 2 反射信号の立ち上がりが前記所定のレベルになる前記第 2 タイミングを検出する段階を有することを特徴とする請求項 1 に記載の伝播遅延時間測定方法。

【請求項 3】 前記第 1 タイミング検出段階は、前記第 1 反射信号の立ち下がりが前記所定のレベルになる前記第 1 タイミングを検出する段階を有し、

前記第 2 タイミング検出段階は、前記第 2 反射信号の立ち下がりが前記所定のレベルになる前記第 2 タイミングを検出する段階を有することを特徴とする請求項 1 に記載の伝播遅延時間測定方法。

【請求項 4】 前記基準タイミングは、前記ドライバが前記試験信号を出力するタイミングであり、

前記遅延時間算出段階は、前記基準タイミングから前記第 1 タイミングまでの時間間隔である第 1 時間間隔と、前記基準タイミングから前記第 2 タイミングまでの時間間隔である第 2 時間間隔とに基づいて、前記伝播遅延時間を算出する段階を有する

ことを特徴とする請求項 1 に記載の伝播遅延時間測定方法。

【請求項 5】 前記第 1 出力段階と、前記第 1 反射信号出力段階と、前記コンパレータが、取得した前記第 1 反射信号に応じて出力する信号に基づいて、前記ドライバに前記試験信号を供給する段階とを複数回繰り返す繰り返し段階をさらに備え、

前記遅延時間算出段階は、前記繰り返し段階における繰り返しの周期に基づいて、前記第 1 時間間隔を算出する段階をさらに有する

ことを特徴とする請求項 4 に記載の伝播遅延時間測定方法。

【請求項 6】 前記第 2 出力段階と、前記第 2 反射信号出力段階と、前記コンパレータが、取得した前記第 2 反射信号に応じて出力する信号に基づいて、前記ドライバに前記試験信号を供給する段階とを複数回繰り返す繰り返し段階をさらに備え、

前記遅延時間算出段階は、前記繰り返し段階における繰り返しの周期に基づいて、前記第 2 時間間隔を算出する段階をさらに有する

ことを特徴とする請求項 4 に記載の伝播遅延時間測定方法。

【請求項 7】 半導体デバイスに試験信号を供給して、前記半導体デバイスを試験する試験装置であって、

前記試験信号を出力するドライバと、

前記試験信号を受け取るコンパレータと、

一端が前記ドライバ及び前記コンパレータに接続された第 1 配線と、

一端が前記第 1 配線の他端と接続され、他端が被試験半導体装置に接続されるべき第 2 配線と、

前記第 1 配線の前記他端が接地された場合に、前記ドライバにより出力され前記第 1 配線の前記他端において反射された前記試験信号である第 1 反射信号が所定のレベルになるタイミングと、前記第 2 配線の前記一端が前記第 1 配線の前記他端に接続され前記他端が接地された場合に、前記ドライバにより出力され前記第 2 配線の前記他端において反射された前記試験信号である第 2 反射信号が前記所定のレベルになるタイミングとに基づいて、前記第 2 配線における伝播遅延時間を算出する遅延時間算出部とを備えることを特徴とする試験装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、伝播遅延時間測定方法及び試験装置に関する。特に本発明は、半導体試験装置と被試験半導体装置とを電氣的に接続する配線の伝播遅延時間を精度よく測定することができる伝播遅延時間測定方法及び試験装置に関する。

【 0 0 0 2 】

【従来の技術】

半導体試験装置は、ドライバが出力する試験信号を伝達する配線により、被試験半導体装置と電氣的に接続されており、精度よく半導体装置の試験を行うためには、当該配線の伝播遅延時間を正確に測定することが必要不可欠である。特開平 8 - 3 6 0 3 7 号公報（公開日平成 8 年 2 月 6 日）には、被試験半導体装置の代わりに、接地されたデバイスを当該配線の一端に接続し、ドライバが出力した試験信号と、ドライバにより出力され接地点において反射された試験信号とを、

コンパレータで取得することにより、半導体装置と被試験半導体装置とを接続する配線の伝搬遅延時間を測定する遅延時間測定回路が開示されている。

【 0 0 0 3 】

【発明が解決しようとする課題】

近年、半導体装置の高速化に伴い、半導体装置を高い精度で試験する必要性が生じており、半導体試験装置のキャリブレーションも高い精度で行う必要がある。そのため、ドライバ、コンパレータ等における試験信号の立ち上がり及び立ち下りの特性が、半導体試験装置のキャリブレーションにおける測定の精度に影響を与えるという問題が生じている。

【 0 0 0 4 】

また、特開平 8 - 3 6 0 3 7 号公報に開示された遅延時間測定回路では、ドライバが出力した試験信号の立ち上がり、及びドライバにより出力され接地点において反射された試験信号の立ち下りのタイミングを、コンパレータが取得した信号において検出し、配線の伝播遅延時間を測定するため、コンパレータにおける立ち上がり及び立ち下りの特性により伝播遅延時間の測定に誤差が生じるという問題がある。

【 0 0 0 5 】

そこで本発明は、上記の課題を解決することのできる伝播遅延時間測定方法及び試験装置を提供することを目的とする。この目的は特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【 0 0 0 6 】

【課題を解決するための手段】

即ち、本発明の第 1 の形態によると、直列に接続された第 1 配線と第 2 配線とを介して、ドライバ及びコンパレータが被試験半導体装置に電氣的に接続される半導体試験装置において、第 2 配線を伝播する試験信号の伝播遅延時間を測定する伝播遅延時間測定方法であって、第 1 配線の一端をドライバ及びコンパレータに接続し、第 1 配線の他端を接地する第 1 接地段階と、ドライバから、接地された第 1 配線に試験信号を出力する第 1 出力段階と、第 1 配線の他端において反射

された試験信号である第 1 反射信号を、コンパレータにより取得する第 1 反射信号取得段階と、コンパレータが取得した第 1 反射信号が所定のレベルになるタイミングである第 1 タイミングを検出する第 1 タイミング検出段階と、第 2 配線の一端を第 1 配線他端に接続し、第 2 配線他端を接地する第 2 接地段階と、ドライバから、接地された第 2 配線に試験信号を出力する第 2 出力段階と、第 2 配線他端において反射された試験信号である第 2 反射信号を、コンパレータにより取得する第 2 反射信号取得段階と、コンパレータが取得した第 2 反射信号が所定のレベルになるタイミングである第 2 タイミングを検出する第 2 タイミング検出段階と、ドライバが試験信号を出力したタイミングに応じた基準タイミングと、第 1 タイミング及び第 2 タイミングとに基づいて、第 2 配線における伝播遅延時間を算出する遅延時間算出段階とを備える。

【 0 0 0 7 】

第 1 タイミング検出段階は、第 1 反射信号の立ち上がりが所定のレベルになる第 1 タイミングを検出する段階を有し、第 2 タイミング検出段階は、第 2 反射信号の立ち上がりが所定のレベルになる第 2 タイミングを検出する段階を有してもよい。

【 0 0 0 8 】

第 1 タイミング検出段階は、第 1 反射信号の立ち下がりが所定のレベルになる第 1 タイミングを検出する段階を有し、第 2 タイミング検出段階は、第 2 反射信号の立ち下がりが所定のレベルになる第 2 タイミングを検出する段階を有してもよい。

【 0 0 0 9 】

基準タイミングは、ドライバが試験信号を出力するタイミングであり、遅延時間算出段階は、基準タイミングから第 1 タイミングまでの時間間隔である第 1 時間間隔と、基準タイミングから第 2 タイミングまでの時間間隔である第 2 時間間隔とに基づいて、伝播遅延時間を算出する段階を有してもよい。

【 0 0 1 0 】

第 1 出力段階と、第 1 反射信号出力段階と、コンパレータが、取得した第 1 反射信号に応じて出力する信号に基づいて、ドライバに試験信号を供給する段階と

を複数回繰り返す繰り返し段階をさらに備え、遅延時間算出段階は、繰り返し段階における繰り返しの周期に基づいて、第 1 時間間隔を算出する段階をさらに有してもよい。

【 0 0 1 1 】

第 2 出力段階と、第 2 反射信号出力段階と、コンパレータが、取得した第 2 反射信号に応じて出力する信号に基づいて、ドライバに試験信号を供給する段階とを複数回繰り返す繰り返し段階をさらに備え、遅延時間算出段階は、繰り返し段階における繰り返しの周期に基づいて、第 2 時間間隔を算出する段階をさらに有してもよい。

【 0 0 1 2 】

本発明の第 2 の形態によると、半導体デバイスに試験信号を供給して、半導体デバイスを試験する試験装置であって、試験信号を出力するドライバと、

試験信号を受け取るコンパレータと、一端がドライバ及びコンパレータに接続された第 1 配線と、一端が第 1 配線他端と接続され、他端が被試験半導体装置に接続されるべき第 2 配線と、第 1 配線他端が接地された場合に、ドライバにより出力され第 1 配線他端において反射された試験信号である第 1 反射信号が所定のレベルになるタイミングと、第 2 配線の一端が第 1 配線他端に接続され他端が接地された場合に、ドライバにより出力され第 2 配線他端において反射された試験信号である第 2 反射信号が所定のレベルになるタイミングとに基づいて、第 2 配線における伝播遅延時間を算出する遅延時間算出部とを備える。

【 0 0 1 3 】

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

【 0 0 1 4 】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態はクレームにかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【 0 0 1 5 】

図 1 は、本発明の一本実施形態に係る半導体試験装置 1 0 の構成を示す。半導体試験装置 1 0 は、被試験半導体装置に入力する試験信号のパターンデータを生成するパターン発生部 1 0 0 と、パターンデータを整形する波形整形部 1 1 0 と、整形されたパターンデータを被試験半導体装置に供給するドライバ 1 2 0 と、被試験半導体装置から出力されたパターンデータを受け取るコンパレータ 1 3 0 と、被試験半導体装置の良否を判定する判定部 1 4 0 と、ドライバ 1 2 0 及びコンパレータ 1 3 0 に接続された第 1 配線 1 6 0 と、第 1 配線 1 6 0 と接続された第 2 配線 1 7 0 と、第 1 配線 1 6 0 及び第 2 配線 1 7 0 の伝播遅延時間を算出する遅延時間算出部 1 5 0 とを備える。

【 0 0 1 6 】

第 1 配線 1 6 0 は、例えばドライバ 1 2 0 及びコンパレータ 1 3 0 と、パフォーマンスボードとを接続する半導体試験装置 1 0 の本体内部の配線である。したがって、第 1 配線 1 6 0 の伝播遅延時間は、当該半導体試験装置 1 0 においてパフォーマンスボードの種類によらず一定である。また、第 2 配線 1 7 0 は、例えばテストヘッドと被試験半導体装置とを接続するパフォーマンスボード内部の配線である。したがって、第 2 配線 1 7 0 の伝播遅延時間は、パフォーマンスボード毎に異なる。

【 0 0 1 7 】

そのため、遅延時間算出部 1 5 0 は、パフォーマンスボード毎に第 2 配線 1 7 0 の伝播遅延時間を算出する。そして、判定部 1 4 0 は、遅延時間算出部 1 5 0 によって算出された第 2 配線 1 7 0 の伝播遅延時間に基づいて、被試験半導体装置から出力されたパターンデータと、パターン発生部 1 0 0 から出力されたパターンデータとを比較する。したがって、本実施形態における半導体試験装置 1 0 によれば、第 2 配線 1 7 0 の伝播遅延時間を精度よく算出することにより、当該被試験半導体装置の良否を正確に判定することができる。

【 0 0 1 8 】

図 2 は、本実施形態における伝播遅延時間測定方法のフローチャートを示す。本実施形態における伝播遅延時間測定方法は、第 1 配線 1 6 0 の他端 1 6 4 を接

地し、ドライバ 1 2 0 によって出力され接地点において反射された試験信号をコンパレータ 1 3 0 が取得する第 1 タイミングを測定する第 1 測定段階と、第 2 配線 1 7 0 の他端 1 7 4 を接地し、ドライバ 1 2 0 によって出力され接地点において反射された試験信号をコンパレータ 1 3 0 が取得する第 2 タイミングを第 2 測定段階と、第 1 タイミング及び第 2 タイミングに基づいて、第 2 配線における伝播遅延時間を算出する伝播遅延時間算出段階とを備える。以下、各段階の詳細について説明する。

【 0 0 1 9 】

図 3 は、図 2 における第 1 測定段階を説明する図である。図 2 及び図 3 を参照して、第 1 測定段階について説明する。まず、図 3 (a) に示すように、第 1 接地段階 (S 1 2) で、第 1 配線 1 6 0 の一端 1 6 2 をドライバ 1 2 0 及びコンパレータ 1 3 0 に接続し、第 1 配線 1 6 0 の他端 1 6 4 を接地する。次に、第 1 出力段階 (S 1 4) で、ドライバ 1 2 0 は、波形整形部 1 1 0 から受け取った試験信号を接地された第 1 配線 1 6 0 に出力する。例えば、ドライバ 1 2 0 から出力された試験信号がパルス波である場合、図 3 (a) に示す B 点において、ドライバ 1 2 0 から出力された試験信号の波形は図 3 (b) のようになる。

【 0 0 2 0 】

次に、第 1 反射信号取得段階 (S 1 6) で、第 1 出力段階 (S 1 4) においてドライバ 1 2 0 が出力した試験信号と、第 1 配線 1 6 0 の他端 1 6 4 において反射された試験信号である第 1 反射信号とが合成された信号を、コンパレータ 1 3 0 により取得する。例えば、図 3 (a) に示す C 点において、コンパレータ 1 3 0 が取得する試験信号の波形は図 3 (c) のようになる。次に、コンパレータ 1 3 0 は、予め設定されたしきい値電圧 V_0 と、取得した信号とを比較し、比較結果に基づく信号を出力する。例えば、コンパレータ 1 3 0 が、取得した電圧が V_0 以下であるときに *h i g h* を出力する場合、図 3 (a) に示す D 点において、コンパレータ 1 3 0 から出力された試験信号の波形は図 3 (d) のようになる。このとき、コンパレータ 1 3 0 によって出力された信号は、第 1 配線 1 6 0 の伝播遅延時間 T_a の 2 倍の間、*h i g h* を示す。

【 0 0 2 1 】

次に、第1 タイミング検出段階（S 1 8）で、遅延時間算出部 1 5 0 がコンパレータ 1 3 0 から受け取った信号に基づいて、コンパレータ 1 3 0 が取得した第1 反射信号の立ち上がりにおいて所定のレベル、つまりしきい値電圧 V_0 になるタイミングである第1 タイミング t_1 を検出する。第1 タイミング t_1 は、ドライバ 1 2 0 が試験信号を出力するタイミングに応じたタイミングである基準タイミング t_0 に基づいたタイミングである。例えば、基準タイミング t_0 を 0 とすると、第1 タイミング t_1 は、基準タイミング t_0 からの時間間隔である。

【 0 0 2 2 】

図4 は、図2 における第2 測定段階を説明する図である。図2 及び図4 を参照して、第2 測定段階について説明する。まず、図4（a）に示すように、第2 接地段階（S 2 0）で、第2 配線 1 7 0 の一端 1 7 2 を第1 配線 1 6 0 の他端 1 6 4 に接続し、第2 配線 1 7 0 の他端 1 7 4 を接地する。次に、第2 出力段階（S 2 2）で、波形整形部 1 1 0 から受け取った試験信号を接地された第1 配線 1 6 0 に出力する。例えば、ドライバ 1 2 0 から出力された試験信号がパルス波である場合、図4（a）に示すB点において、ドライバ 1 2 0 から出力された試験信号の波形は図4（b）のようになる。

【 0 0 2 3 】

次に、第2 反射信号取得段階（S 2 4）で、第2 出力段階（S 2 2）においてドライバ 1 2 0 が出力した試験信号と、第2 配線 1 7 0 の他端 1 7 4 において反射された試験信号である第2 反射信号とが合成された信号を、コンパレータ 1 3 0 により取得する。例えば、図4（a）に示すC点において、コンパレータ 1 3 0 が取得する試験信号の波形は図4（c）のようになる。次に、コンパレータ 1 3 0 は、予め設定されたしきい値電圧 V_0 と、取得した信号とを比較し、比較結果に基づく信号を出力する。例えば、コンパレータ 1 3 0 が、取得した電圧が V_0 以下であるときに *h i g h* を出力する場合、図4（a）に示すD点において、コンパレータ 1 3 0 から出力された試験信号の波形は図4（d）のようになる。このとき、コンパレータ 1 3 0 によって出力された信号は、第1 配線 1 6 0 の伝播遅延時間 T_a と第2 配線 1 7 0 の伝播遅延時間 T_b との和の2 倍の間、*h i g h* を示す。

【 0 0 2 4 】

次に、第2タイミング検出段階（S 2 6）で、遅延時間算出部 1 5 0 がコンパレータ 1 3 0 から受け取った信号に基づいて、コンパレータ 1 3 0 が取得した第2反射信号の立ち上がりにおいて所定のレベル、つまりしきい値電圧 V_0 になるタイミングである第2タイミング t_2 を検出する。第2タイミング t_2 は、ドライバ 1 2 0 が試験信号を出力するタイミングに応じたタイミングである基準タイミング t_0 に基づいたタイミングである。例えば、基準タイミング t_0 を 0 とすると、第2タイミング t_2 は、基準タイミング t_0 からの時間間隔である。なお、当該基準タイミング t_0 は、ドライバ 1 2 0 が試験信号を出力するタイミングに対して、図 3（d）で説明した基準タイミング t_0 と同一のタイミングである。

【 0 0 2 5 】

図 2、図 3、及び図 4 を参照して、遅延時間算出段階（S 2 8）について説明する。遅延時間算出段階（S 2 8）は、遅延時間算出部 1 5 0 により、ドライバ 1 2 0 が試験信号を出力したタイミングに応じたタイミングである基準タイミング t_0 と、第1タイミング t_1 及び第2タイミング t_2 とに基づいて、第2配線 1 7 0 における伝播遅延時間 T_b を算出する。具体的には、遅延時間算出部 1 5 0 は、下記の式を用いて第2配線 1 7 0 における伝播遅延時間 T_b を算出する。

$$t_2 - t_1 = 2 (T_a + T_b) - 2 T_a = 2 T_b$$

より、

$$T_b = (t_2 - t_1) / 2$$

【 0 0 2 6 】

第1タイミング検出段階（S 1 8）で、遅延時間算出部 1 5 0 がコンパレータ 1 3 0 から受け取った信号に基づいて、コンパレータ 1 3 0 が取得した第1反射信号の立ち下がりが所定のレベル、つまりしきい値電圧 V_0 になるタイミングである第1タイミング t_1 を検出し、第2タイミング検出段階（S 2 6）で、遅延時間算出部 1 5 0 がコンパレータ 1 3 0 から受け取った信号に基づいて、コンパレータ 1 3 0 が取得した第2反射信号の立ち下がりが所定のレベル、つまりしきい値電圧 V_0 になるタイミングである第2タイミング t_1 を検出してもよい。ま

た、上記の説明では、第 1 測定段階の後に第 2 測定段階を行ったが、第 2 測定段階の後に第 1 測定段階を行ってもよい。

【 0 0 2 7 】

また、第 1 出力段階（S 1 4）と、第 1 反射信号出力段階（S 1 6）と、コンパレータ 1 3 0 が、取得した第 1 反射信号に応じて出力する信号に基づいて、パターン発生部 1 0 0 がドライバ 1 2 0 に試験信号を供給する段階とを複数回繰り返す繰り返し段階をさらに備えてもよい。そして、遅延時間算出段階（S 2 8）は、当該繰り返し段階における繰り返しの周期に基づいて、基準タイミングから第 1 タイミングまでの時間間隔を算出し、当該時間間隔に基づいて、第 2 配線 1 7 0 の伝播遅延時間 T_b を算出してもよい。

【 0 0 2 8 】

また、第 2 出力段階（S 2 2）と、第 2 反射信号出力段階（S 2 4）と、コンパレータ 1 3 0 が、取得した第 2 反射信号に応じて出力する信号に基づいて、パターン発生部 1 0 0 がドライバ 1 2 0 に試験信号を供給する段階とを複数回繰り返す繰り返し段階をさらに備えてもよい。そして、遅延時間算出段階（S 2 8）は、当該繰り返し段階における繰り返しの周期に基づいて、基準タイミングから第 2 タイミングまでの時間間隔を算出し、当該時間間隔に基づいて、第 2 配線 1 7 0 の伝播遅延時間 T_b を算出してもよい。

【 0 0 2 9 】

本実施形態の伝播遅延時間測定方法によれば、第 1 タイミング検出段階（S 1 8）において第 1 反射信号の立ち上がりで第 1 タイミングを検出した場合は、第 2 タイミング検出段階（S 2 6）においても第 2 反射信号の立ち上がりで第 2 タイミングを検出し、第 1 タイミング検出段階（S 1 8）において第 1 反射信号の立ち下がりで第 1 タイミングを検出した場合は、第 2 タイミング検出段階（S 2 6）においても第 2 反射信号の立ち下がりで第 2 タイミングを検出するため、ドライバ 1 2 0 及びコンパレータ 1 3 0 の特性による立ち上がり時間と立ち下がり時間との違いに影響されることなく第 2 配線 1 7 0 の伝播遅延時間 T_b を算出することができる。

【 0 0 3 0 】

また、本実施形態の伝播遅延時間測定方法によれば、ドライバ 1 2 0 が出力する試験信号と、コンパレータ 1 3 0 が取得した信号に基づいて出力する信号との位相差の影響を受けずに、第 2 配線 1 7 0 の伝播遅延時間 T_b を算出することができる。また、本実施形態の伝播遅延時間測定方法では、1 つのテストチャネルを用いて測定を行うため、チャネル間の位相差の影響を受けずに、第 2 配線 1 7 0 の伝播遅延時間 T_b を算出することができる。

【 0 0 3 1 】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることができる。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【 0 0 3 2 】

【発明の効果】

上記説明から明らかなように、本発明の伝播遅延時間測定方法によれば、半導体試験装置と被試験半導体装置とを電氣的に接続する配線の伝播遅延時間を精度よく測定することができる。

【図面の簡単な説明】

【図 1】

本発明の一本実施形態に係る半導体試験装置 1 0 の構成を示す。

【図 2】

本実施形態に係る伝播遅延時間測定方法のフローチャートを示す。

【図 3】

図 2 における第 1 測定段階を説明する図である。

【図 4】

図 2 における第 2 測定段階を説明する図である。

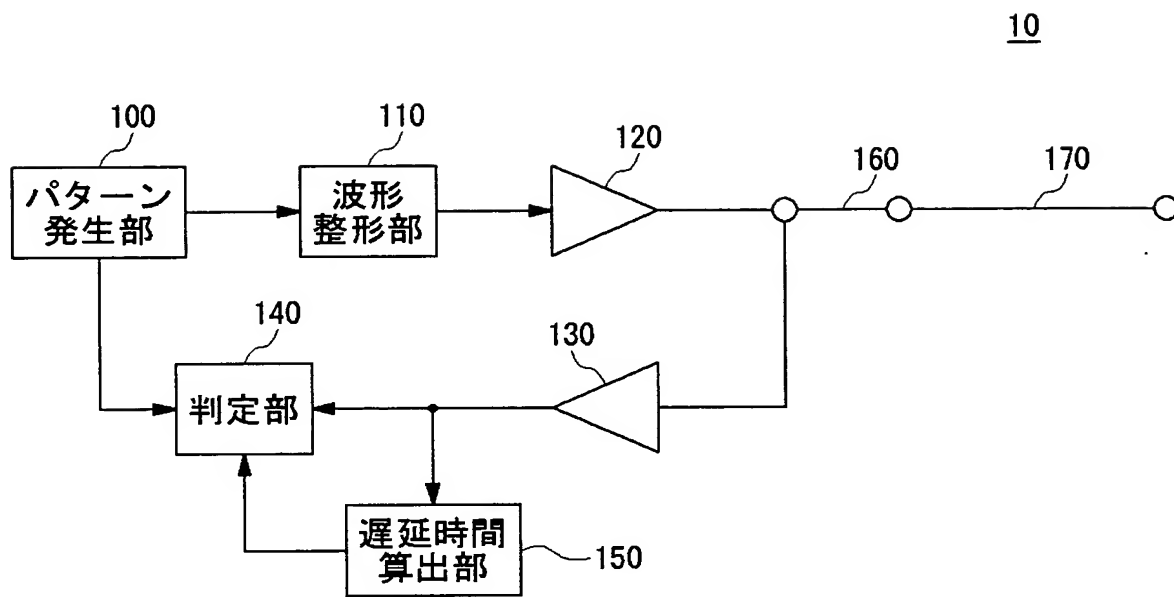
【符号の説明】

1 0 ・ ・ 半導体試験装置、 1 0 0 ・ ・ パターン発生部、 1 1 0 ・ ・ 波形整形部、
1 2 0 ・ ・ ドライバ、 1 3 0 ・ ・ コンパレータ、 1 4 0 ・ ・ 判定部、 1 5 0 ・ ・
遅延時間算出部、 1 6 0 ・ ・ 第 1 配線、 1 6 2 ・ ・ 第 1 配線の一端、 1 6 4 ・ ・

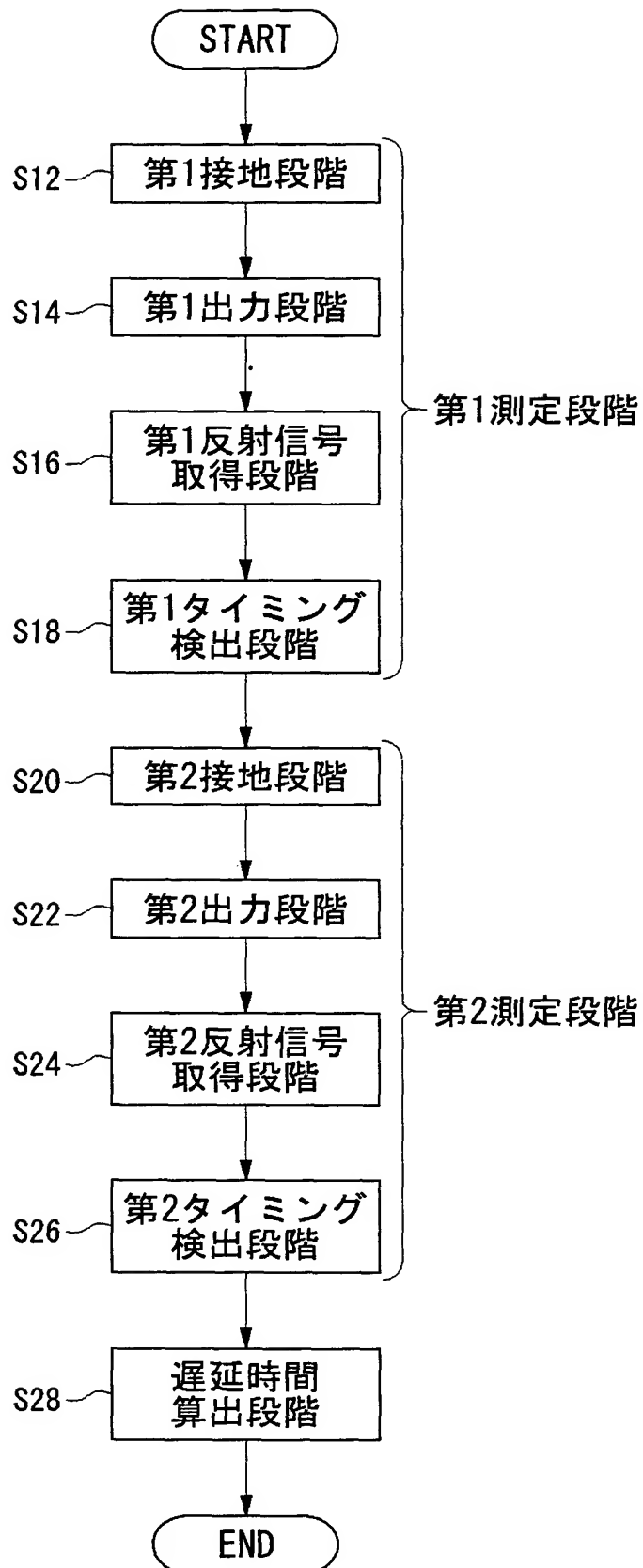
第 1 配線の他端、 1 7 0 . . 第 2 配線、 1 7 2 . . 第 2 配線の一端、 1 7 4 . .
第 2 配線の他端

【書類名】 図面

【図 1】

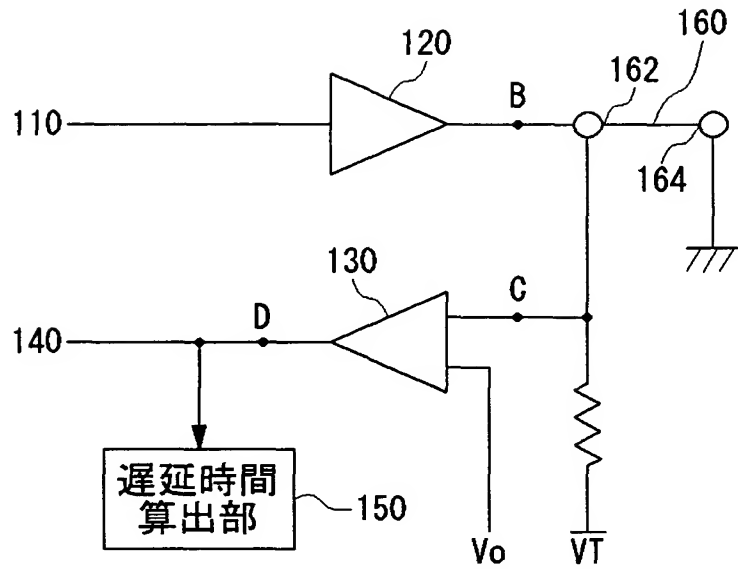


【図 2】

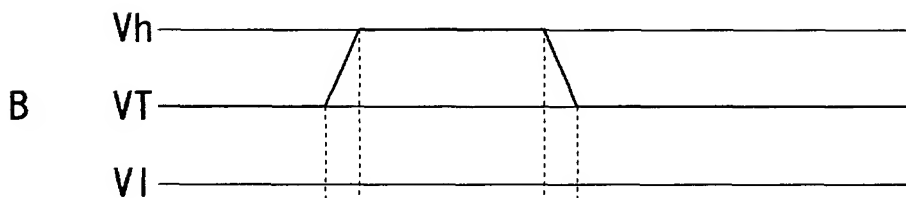


【図 3】

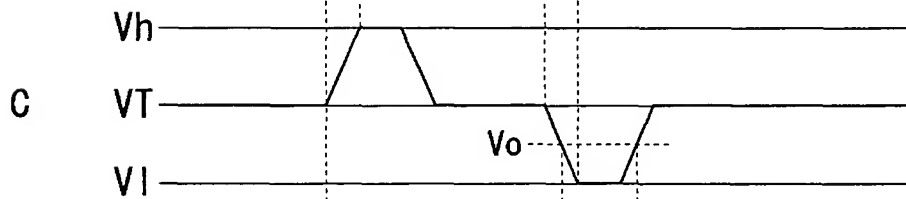
(a)



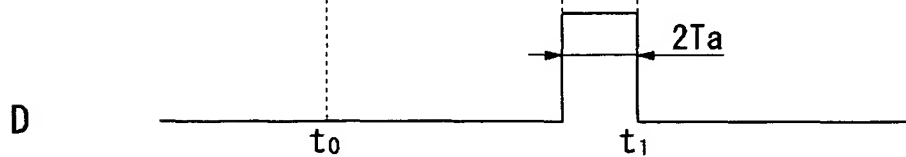
(b)



(c)

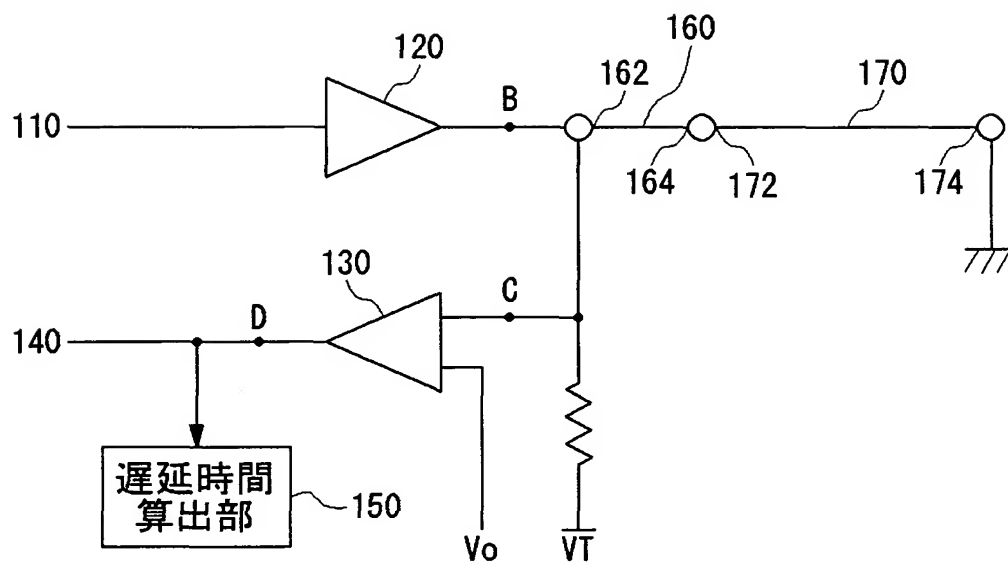


(d)



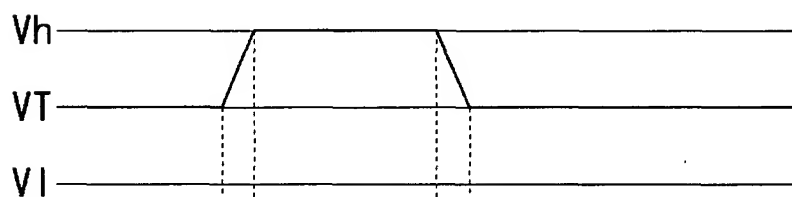
【図 4】

(a)



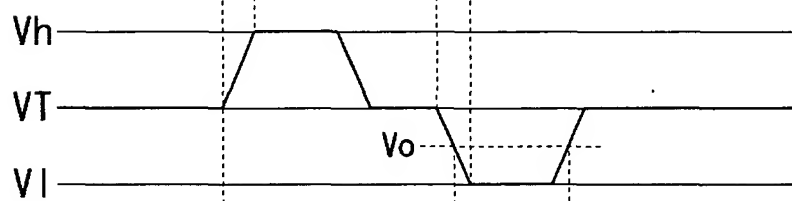
(b)

B



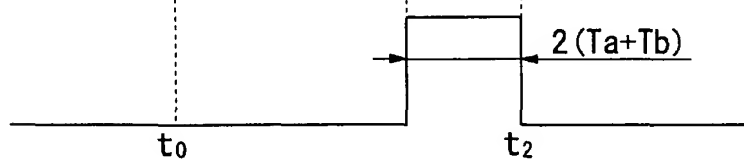
(c)

C



(d)

D



【書類名】 要約書

【要約】

【課題】 半導体試験装置と被試験半導体装置とを電氣的に接続する配線の伝播遅延時間を精度よく測定することができる伝播遅延時間測定方法を提供する。

【解決手段】 第 1 配線と第 2 配線を介して被試験半導体装置に接続される半導体試験装置において、第 2 配線における伝播遅延時間を測定する方法であって、第 1 配線の一端をドライバ及びコンパレータに接続し他端を接地し、第 1 配線に信号を出力する段階と、第 1 配線の他端において反射された第 1 反射信号を取得し、第 1 反射信号が所定値になる第 1 タイミングを検出する段階と、第 2 配線の一端を第 1 配線の他端に接続し他端を接地し、第 2 配線に信号を出力する段階と、第 2 配線の他端において反射された第 2 反射信号を取得し、第 2 反射信号が所定値になる第 2 タイミングと検出する段階と、基準タイミング、第 1 タイミング、第 2 タイミングにより、第 2 配線の伝播遅延時間を算出する段階とを備える。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [3 9 0 0 0 5 1 7 5]

1. 変更年月日	1 9 9 0 年 1 0 月 1 5 日
[変更理由]	新規登録
住 所	東京都練馬区旭町 1 丁目 3 2 番 1 号
氏 名	株式会社アドバンテスト